



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (Teoría. Examen Final. Mañana)
CONVOCATORIA: 16 de Junio de 2008

TEST

(2.5 puntos)

En las siguientes preguntas de tipo test, **sólo existe una respuesta correcta**. Cada pregunta tiene un valor de **0,25 puntos**. Cada respuesta incorrecta descuenta **0,1 puntos**. La pregunta que deje en blanco no sumará ni restará puntos.

Notas: · Se debe poner una X sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la última hoja) correspondiente a la respuesta correcta.

· La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.

· No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

1) La instrucción CALL addr:

- a) Tiene el mismo tratamiento que la instrucción JMP addr.
- b) Utiliza la pila para guardar el registro de flags.
- c) Se distingue de JMP addr en que guarda en la pila el contenido de A.
- d) **Cuando se ejecuta la instrucción, se guarda el contenido del PC en la pila.

2) Después de ejecutar la instrucción OR A,A ...

- a) Quedan los 8 bits de A a uno y el flag F_Z a 0.
- b) **A queda inalterado y los flags F_C y F_O a 0.
- c) Quedan los 8 bits de A a uno y los flags F_C y F_O a 0.
- d) Quedan los 8 bits de A a cero y el flag F_Z a 1.

3) En el Indalo 3.0:

- a) **La interrupción hardware presenta un ciclo de máquina específico para leer el vector.
- b) Sólo existen interrupciones hardware.
- c) La microorden *inta* la genera el periférico para reconocer la interrupción.
- d) El vector es generado automáticamente por la CPU en respuesta a la interrupción producida.

4) De la memoria central de un ordenador podemos afirmar que:

- a) **Existe un decodificador externo común a todos los circuitos integrados de memoria y otro interno para cada circuito.
- b) Sólo existe el decodificador externo.
- c) Sólo existen los decodificadores internos.
- d) Los decodificadores internos sólo se incluyen en los circuitos de memoria RAM.

5) Después de ejecutar la instrucción CMP A,B, el registro de flags queda de la siguiente forma: Fc = 0, Fo = 1, Fz = 0, Fs = 1, Fp = 1. Podemos afirmar que, en enteros ...

- a) ... sin signo, A < B y no hay desbordamiento.
- b) ... con signo, A < B y hay desbordamiento.
- c) ... sin signo, A > B y hay desbordamiento.
- d) **... con signo, A > B y hay desbordamiento.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (Teoría. Examen Final. Mañana)
CONVOCATORIA: 16 de Junio de 2008

TEST

(continuación)

- 6) Con relación a las microinstrucciones que en el INDALO 3.0 tienen como destino el registro DIR, puede afirmarse lo siguiente:
- a) **En la única en la que no se activan ambos relojes (*dirl* y *dirh*) simultáneamente, tampoco se activan ni *reg0*, ni *reg1*.
 - b) Se activan ambos relojes simultáneamente en las microinstrucciones en las que *reg1*=1, y se activa sólo uno de ellos en las que *reg1*=0.
 - c) Se activan ambos relojes simultáneamente en las microinstrucciones en las que *reg0*=0, y se activa sólo uno de ellos en las que *reg0*=1.
 - d) Ninguna de las anteriores opciones es cierta.
- 7) Los saltos condicionales en el Indalo 3.0:
- a) Utilizan direccionamiento absoluto.
 - b) Se manejan con instrucciones de tres bytes.
 - c) **Tienen el rango de salto limitado.
 - d) No incrementan el PC al leer *rel8*.
- 8) ¿En qué posiciones de memoria está almacenada la dirección de inicio de la rutina de servicio de la interrupción 2AH?:
- a) **0054H y 0055H.
 - b) 0060H y 0061H.
 - c) 002AH y 002BH.
 - d) 2A00H y 2B00H.
- 9) En el Indalo 3.0, si la pila se ha inicializado a 0FFFFH, puede afirmarse que empezará a ocuparse desde:
- a) Esa misma dirección.
 - b) **0FFFEH.
 - c) 0000H.
 - d) 0FFFDH.
- 10) De la ALU del Indalo 3.0 podemos decir que:
- a) En ella se ejecuta la suma en los direccionamientos indexados.
 - b) Siempre ejecuta la operación suma sin carry. Para hacer la instrucción suma con carry hay que poner previamente $F_C = 1$.
 - c) **El registro A siempre figura en todas las operaciones aritméticas y lógicas.
 - d) Ninguna de las anteriores respuestas es cierta.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (Teoría. Examen Final. Mañana)

APELLIDOS Y NOMBRE: _____
Nº DE EXPEDIENTE: _____ GRUPO: _____ CONVOCATORIA: 16 de Junio de 2008

TEST: Solución (y 1)

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

- La respuesta correcta se indicará tachando la letra correspondiente con una **X**.
- Para anular una respuesta dada, se rodeará con una circunferencia **⊗**, de modo que se entenderá:

	Respuesta dada por el alumno
	Respuesta anulada por el alumno

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
Total			



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (Teoría. Examen Final. Tarde)
CONVOCATORIA: 16 de Junio de 2008

TEST

(2.5 puntos)

En las siguientes preguntas de tipo test, **sólo existe una respuesta correcta**. Cada pregunta tiene un valor de **0,25 puntos**. Cada respuesta incorrecta descuenta **0,1 puntos**. La pregunta que deje en blanco no sumará ni restará puntos.

Notas: · Se debe poner una X sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la última hoja) correspondiente a la respuesta correcta.

· La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.

· No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

1) En una instrucción MOV del Indalo 3.0:

- a) Pueden efectuarse transferencias entre dos posiciones de memoria diferentes.
- b) Sus operandos nunca pueden ser dos registros.
- c) **Uno de sus operandos siempre es un registro.
- d) El registro destino puede ser DIR.

2) Entre las características de una memoria central podemos citar:

- a) Tiene elementos móviles.
- b) Su modo de acceso es secuencial.
- c) La lectura es destructiva.
- d) **La escritura no requiere borrado previo.

3) Después de ejecutar la instrucción CMP A,B, los flags han quedado de la siguiente manera: $F_C = 1$, $F_O = 1$, $F_S = 0$ y $F_Z = 0$. En estas condiciones, podemos afirmar que:

- a) En enteros sin signo no hay desbordamiento y $A > B$.
- b) En enteros sin signo hay desbordamiento y $A > B$.
- c) **En enteros con signo hay desbordamiento y $A < B$.
- d) En enteros con signo hay desbordamiento y $A > B$.

4) La interrupción hardware:

- a) Siempre se atiende, sin tener en cuenta el valor del registro de flags.
- b) No genera ciclos de máquina.
- c) **Provoca un salto a una subrutina.
- d) Ninguna de las anteriores respuestas es correcta.

5) De una instrucción de salto incondicional podemos decir que siempre:

- a) **Ejecuta una operación F_{NOINC} .
- b) Ejecuta tres ciclos de fetch.
- c) Consume los mismos ciclos de reloj, con independencia del modo de direccionamiento empleado.
- d) Ninguna de las anteriores respuestas es cierta.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (Teoría. Examen Final. Tarde)
CONVOCATORIA: 16 de Junio de 2008

TEST

(continuación)

6) De la instrucción *PUSH AF* podemos decir que:

- a) Modifica el registro de flags.
- b) **Produce una operación de escritura en la pila.
- c) Durante su ejecución, aumenta el contenido del puntero de pila.
- d) Produce una operación de lectura en la pila.

7) Después de ejecutar las instrucciones *PUSH BC* y *POP X* en este mismo orden:

- a) El registro SP queda decrementado en dos unidades.
- b) El tamaño de la pila aumenta en dos bytes.
- c) **El resultado que se obtiene es el mismo que si se ejecuta la instrucción *MOV X, BC*.
- d) El registro SP queda incrementado en dos unidades.

8) De las instrucciones aritméticas de suma y resta podemos decir que:

- a) Efectúan una operación aritmética entre dos operandos, independientemente del tipo de los mismos.
- b) **Las operaciones se realizan entre un operando cualquiera de ocho bits y el acumulador.
- c) Siempre ocupan dos bytes en memoria.
- d) El espacio que ocupan en memoria no depende del tipo de operandos que utilicen.

9) La instrucción *JZ 2518H*:

- a) Para calcular la dirección de salto, suma una cantidad fija al registro X.
- b) **Utiliza direccionamiento relativo al contador de programa.
- c) Ocupa tres bytes en memoria.
- d) Siempre ejecuta dos ciclos de fetch.

10) En el Indalo 3.0:

- a) **La instrucción *INT vector* usa la operación I_{id16} .
- b) La instrucción *JMP reg16* necesita tres ciclos de máquina para ser leída.
- c) Cuando se trae de memoria el valor *rel8*, se lleva directamente a PC.
- d) Todas las instrucciones utilizan como primera operación básica un fetch de tipo F.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (*Teoría. Examen Final. Tarde*)

APELLIDOS Y NOMBRE: _____
Nº DE EXPEDIENTE: _____ GRUPO: _____ CONVOCATORIA: 16 de Junio de 2008

TEST: Solución (y 1)

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

- La respuesta correcta se indicará tachando la letra correspondiente con una **X**.
- Para anular una respuesta dada, se rodeará con una circunferencia **⊗**, de modo que se entenderá:

	Respuesta dada por el alumno
	Respuesta anulada por el alumno

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
Total			